

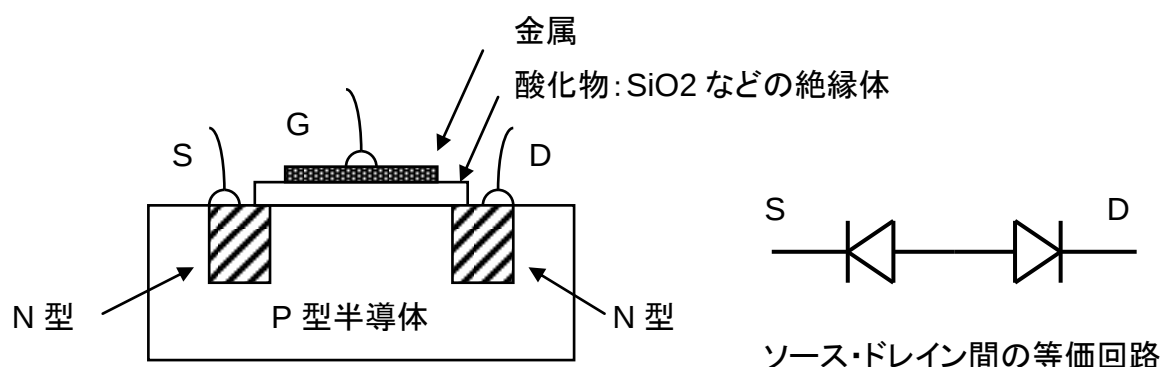
§ 6. CMOSによる論理回路

MOS とは、Metal Oxide Semiconductor の略であり、金属酸化物半導体と訳される。

MOS とは、これらが層構造をもつものであり、流れるキャリアの違いにより、N 型 MOS FET と P 型 MOS FET がある (FET とは Field Effect Transistor の略で電界効果トランジスタと訳される)。

そして、NMOS FET と PMOS FET を組み合わせたゲート構造を、CMOS (Complementary Metal Oxide Semiconductor : 相補的金属酸化物半導体) と呼び、CMOS 構造を持つ論理 IC は、TTL に変わって、現在、論理 IC の標準となっており、LSI もほとんどが CMOS で作られている。

<NMOS FET の構造> : 今年の授業ではやっていませんが、参考のため掲載します。

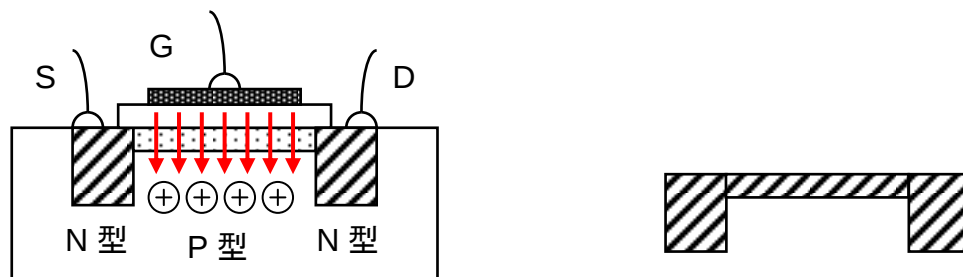


上に、NMOS FET の構造 (断面図) を示す。

まず、P 型半導体の中に、図のように N 型半導体を作り、その上に SiO₂ などの酸化物 (絶縁体) を被せる。その酸化物の上に、金属電極をつける。それぞれにリード線をつけ、左から、ソース (source : S)、ゲート (gate : G)、ドレイン (drain : D) と名付ける。

ゲートに正の電圧を印加する (正にバイアスする) と、ゲートから p 型半導体に向かって電界が発生し、p 型半導体の中のホールは、ゲートから離れた方向に押し出され、ゲートと p 型半導体の間に、n 型半導体のような状態 (MOS 反転層 : 下の図のドットで示した領域) ができる。

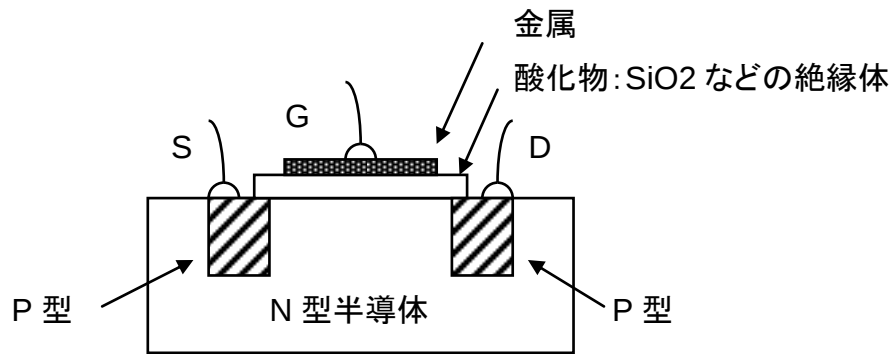
ソースとドレイン間は、上の図の右に示すように、ダイオードが逆に接続された構造をしているため、その間に電圧を加えても電流は流れないが、下のように MOS 反転層 (これを N 型のチャンネルと呼ぶ) ができると、N 型半導体の通路が完成され、電圧を加えると電流が流れる。チャンネルの幅は、ゲート電圧で制御できるため、増幅作用を持たせることもできる。



ゲートバイアスの印加による MOS 反転層の形成

反転層の形成による N 型半導体の生成

<PMOS FET の構造>



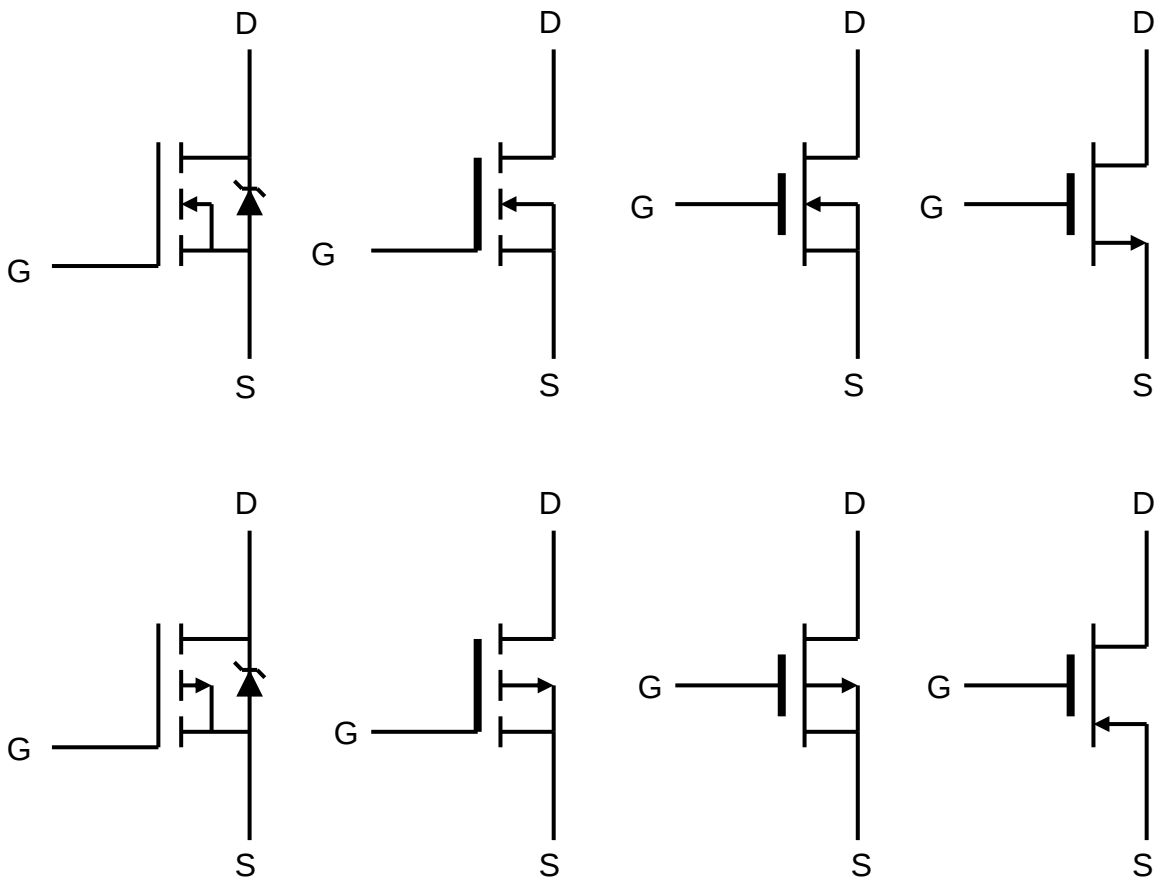
NMOS FET に対して、N 型半導体と P 型半導体を入れ替えただけの構造となっている。

ただし、ゲートをソースに対して負にバイアスしたときに、MOS 反転層が形成され、ソース・ドレイン間が電氣的にオンとなる。

<MOS FET の記号> : 今年の授業ではやっていませんが、参考のため掲載します。

MOS FET の記号としては、以下のいくつかのものが使われている。

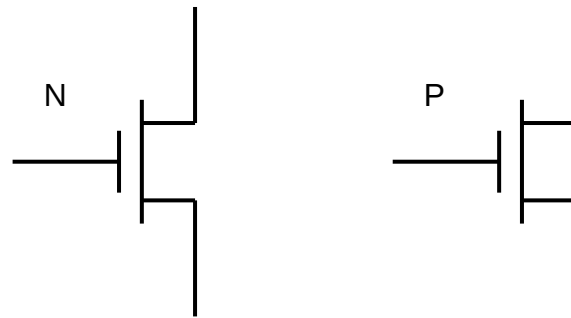
上段が NMOS FET, 下段が PMOS FET.



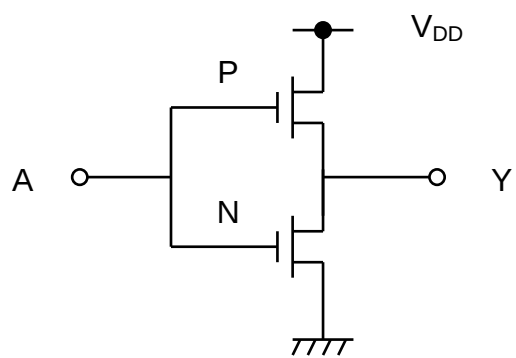
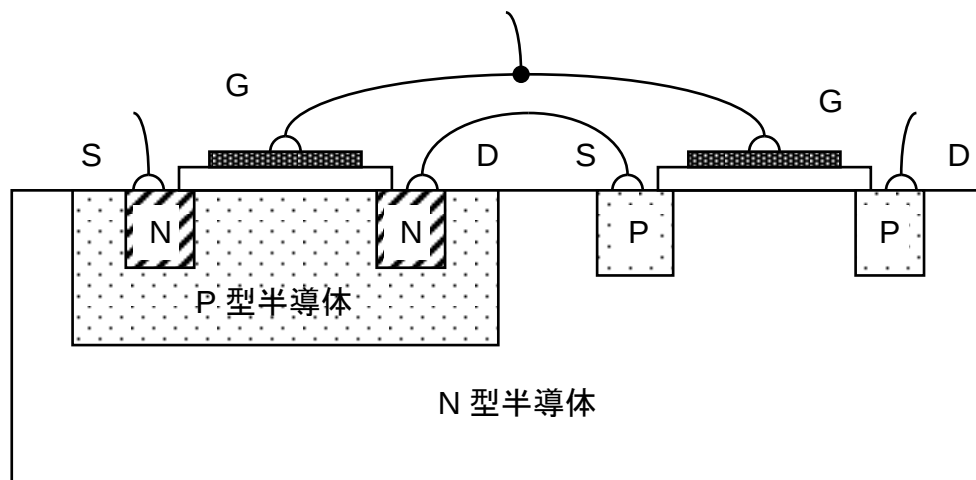
一番詳細な記号。DS 間のツェナーダイオードが記載されている。

DS 間のツェナーダイオードが省略されている。

ここでは、簡単のため、NMOS FET と PMOS FET をそれぞれ、以下のように記す.



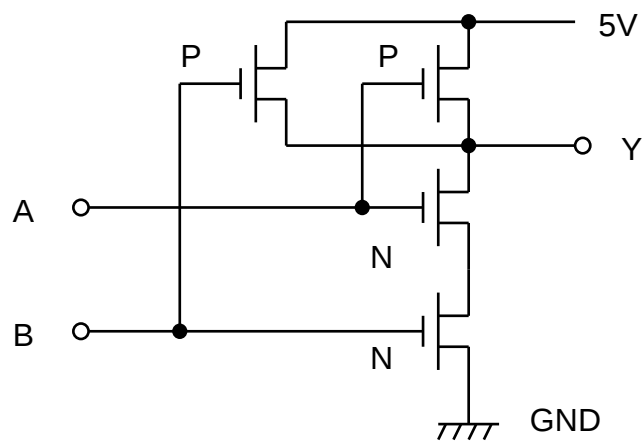
<CMOS による反転ゲート> : この部分は講義ではやっていませんが、話だけはしています.



$V_{DD} = 3\sim 18V$

A	Y
L	H
H	L

<CMOS による NAND 回路> : 今年の授業ではやっていませんが、参考のため掲載します.



A	B	Y
L	L	H
L	H	H
H	L	H
H	H	L

$$Y = \overline{A \cdot B}$$

<CMOS の特徴>

CMOS の特長

- (1) 回路が単純で集積化が容易.
- (2) 消費電力が少ない (電流は静止状態では流れず, スイッチングの時に流れる).

CMOS の欠点

- (1) 静電気で壊れやすい.
- (2) 電流ドライブに不向き (このような時には TTL などを使う).

§ 7. ゲート回路の組み合わせによる論理回路

<組み合わせ回路と順序回路>

論理回路は、次の2つの種類に分けられる。

○組み合わせ回路 (combinational circuit) :

入力の論理値だけで組み合わせだけで出力が決まる回路

$$Y = f(A, B, C, \dots)$$

論理回路に時間の概念はない。静的な状態。

○順序回路 (sequential circuit)

現在の入力の論理値だけでなく、前の状態の出力によって出力が決まる回路

$$Y_{n+1} = f(Y_n, A, B, C, \dots)$$

論理回路に、時間ないし状態の概念が入ってくる。

順序回路の基礎をなすものが、フリップ・フロップである。

§ 8. フリップフロップとその応用

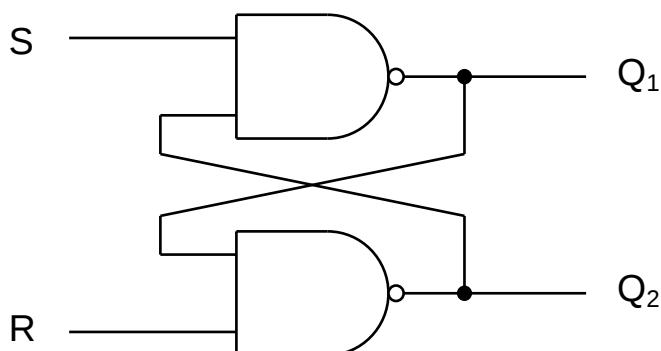
フリップ・フロップ (flip flop : FF) とは？

二つの安定な状態を持ち、その間が移り変わる電子回路。フリップとフロップは、蝶の羽の羽ばたきを表す擬態語である (wooden flip-flop とは下駄のことらしい)。

FF の中で、最も簡単で基礎的なものが RF-FF であり、最も複雑で多機能なものが JK-FF であるので、これらの2つの FF を解説する。

<RF-FF>

RS-FF は、以下のように、2つの NAND 回路を以下のように接続した回路である。



接続図

S	R	Q ₁	Q ₂
L	L	H	H
L	H	H	L
H	L	L	H
H	H	*	*

動作表

S と R が、両方 H のとき、 Q_1 と Q_2 の出力は、HL と LH のどちらにもなりうる。

すなわち、その前の状態で、S と R が、L と H で、出力が HL となっていて、S が L から H になったのであれば、出力は HL のままである。逆に、S と R が H と L で、出力が LH となっていて、R が L から H になったのであれば、出力は LH のままである。このように、どちらの出力になるかは、前の状態の影響を受けるため、この回路が順序回路であることを示している。

なお、S は Set（数を置く）を意味し、Preset とも呼ばれる。S を L にすることにより、 Q_1 に 1 という数を置くことになる。R は Reset（Set をやめる）を意味し、R を L にすることにより、 Q_1 に 0 を置くことになる。

このように、S と R の入力、L 入力の時に有効になり、このような入力を、負論理入力、Low active 入力などと言う。